UNIVERSIDADE DO ESTADO DE MINAS GERAIS

Docente: Rildo Afonso de Almeida

Microprocessadores & Microcontroladores

3 - Hardware do Microcontrolador

3.3. Registradores do PIC12F675

Os registradores (SFR – *Special Function Regiters) são posições da memória que* recebem nomes específicos e têm função bem definida: guardar a configuração e o estado de funcionamento atual do PIC.

3 - Hardware do Microcontrolador

3.3. Registradores do PIC12F675

Normalmente, cada bit do registrador tem uma função específica. Assim, temos um registrador para definir se as portas são de entrada ou de saída, ativar e desativar interrupções, apresentar o estado da CPU, e etc.

3 - Hardware do Microcontrolador

3.3. Registradores do PIC12F675

Os principais registradores do PIC12F675 e seus respectivos endereços, em hexadecimal, são:

a) TMR0 (01H) – armazena a contagem do timer. Sempre que este contador chegar a zero e o INTCON estiver ativado, a interrupção de timer 0 será ativada.

3 - Hardware do Microcontrolador

3.3. Registradores do PIC12F675

b) GPIO (05H) – apresenta o estado dos pinos de entrada/saída.

REGISTER 3-1: GPIO: GPIO REGISTER (ADDRESS: 05h)

U-0	U-0	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
—	—	GPIO5	GPIO4	GPIO3	GPIO2	GPIO1	GPIO0
bit 7							bit 0

bit 7-6 **Unimplemented**: Read as '0'

bit 5-0 **GPIO<5:0>**: General Purpose I/O pin

1 = Port pin is >V_{IH}

0 = Port pin is <V_{IL}

3 - Hardware do Microcontrolador

3.3. Registradores do PIC12F675

c) INTCON (0BH) – ativa/desativa o conjunto de todas as interrupções e cada uma delas de forma independente.

REGISTER 2-3: INTCON: INTERRUPT CONTROL REGISTER (ADDRESS: 0Bh OR 8Bh)

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
GIE	PEIE	T0IE	INTE	GPIE	T0IF	INTF	GPIF
bit 7							bit 0

3 - Hardware do Microcontrolador

3.3. Registradores do PIC12F675

REGISTER 2-3: INTCON: INTERRUPT CONTROL REGISTER (ADDRESS: 0Bh OR 8Bh)

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
GIE	PEIE	T0IE	INTE	GPIE	T0IF	INTF	GPIF
bit 7							bit 0

bit 7 **GIE:** Global Interrupt Enable bit
1 = Enables all unmasked interrupts
0 = Disables all interrupts

bit 6 **PEIE:** Peripheral Interrupt Enable bit
1 = Enables all unmasked peripheral interrupts
0 = Disables all peripheral interrupts

bit 5 **T0IE:** TMR0 Overflow Interrupt Enable bit
1 = Enables the TMR0 interrupt
0 = Disables the TMR0 interrupt

3 - Hardware do Microcontrolador

3.3. Registradores do PIC12F675

REGISTER 2-3: INTCON: INTERRUPT CONTROL REGISTER (ADDRESS: 0Bh OR 8Bh)

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
GIE	PEIE	T0IE	INTE	GPIE	T0IF	INTF	GPIF
bit 7							bit 0

bit 4 **INTE:** GP2/INT External Interrupt Enable bit

1 = Enables the GP2/INT external interrupt
0 = Disables the GP2/INT external interrupt

bit 3 **GPIE:** Port Change Interrupt Enable bit(1)

1 = Enables the GPIO port change interrupt
0 = Disables the GPIO port change interrupt

bit 2 **T0IF:** TMR0 Overflow Interrupt Flag bit(2)

3 - Hardware do Microcontrolador

3.3. Registradores do PIC12F675

REGISTER 2-3: INTCON: INTERRUPT CONTROL REGISTER (ADDRESS: 0Bh OR 8Bh)

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
GIE	PEIE	T0IE	INTE	GPIE	T0IF	INTF	GPIF
bit 7							bit 0

bit 1 **INTF:** GP2/INT External Interrupt Flag bit

1 = The GP2/INT external interrupt occurred (must be cleared in software)
0 = The GP2/INT external interrupt did not occur

bit 0 **GPIF:** Port Change Interrupt Flag bit

1 = When at least one of the GP5:GP0 pins changed state (must be cleared in software)
0 = None of the GP5:GP0 pins have changed state

3 - Hardware do Microcontrolador

3.3. Registradores do PIC12F675

d) CMCON (19H) – apresenta o estado das entradas e da saída do comparador interno.

REGISTER 6-1: CMCON: COMPARATOR CONTROL REGISTER (ADDRESS: 19h)

U-0	R-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	COUT	—	CINV	CIS	CM2	CM1	CM0
bit 7							bit 0

3 - Hardware do Microcontrolador

3.3. Registradores do PIC12F675

REGISTER 6-1: CMCON: COMPARATOR CONTROL REGISTER (ADDRESS: 19h)

U-0	R-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	COUT	—	CINV	CIS	CM2	CM1	CM0
bit 7							bit 0

bit 7 **Unimplemented:** Read as '0'

bit 6 **COUT**: Comparator Output bit

When CINV = 0:

1 = VIN+ > VIN-

0 = VIN+ < VIN-

When CINV = 1:

1 = VIN+ < VIN-

0 = VIN+ > VIN-

bit 5 **Unimplemented**: Read as '0'

3 - Hardware do Microcontrolador

3.3. Registradores do PIC12F675

REGISTER 6-1: CMCON: COMPARATOR CONTROL REGISTER (ADDRESS: 19h)

U-0	R-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	COUT	—	CINV	CIS	CM2	CM1	CM0
bit 7							bit 0

bit 4 **CINV**: Comparator Output Inversion bit

1 = Output inverted

0 = Output not inverted

bit 3 **CIS**: Comparator Input Switch bit

When CM2:CM0 = 110 or 101:

1 = VIN- connects to CIN+

0 = VIN- connects to CIN-

bit 2-0 **CM2:CM0**: Comparator Mode bits

Figure 6-2 shows the Comparator modes and CM2:CM0 bit settings

3 - Hardware do Microcontrolador

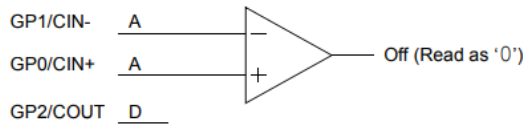
3.3. Registradores do PIC12F675

REGISTER 6-1: CMCON: COMPARATOR CONTROL REGISTER (ADDRESS: 19h)

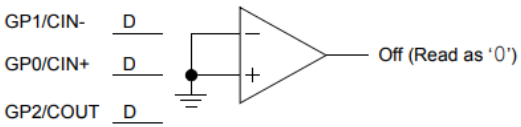
U-0	R-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	COUT	—	CINV	CIS	CM2	CM1	CM0
bit 7							bit 0

COMPARATOR I/O OPERATING MODES

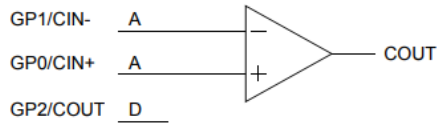
Comparator Reset (POR Default Value - low power)
CM2:CM0 = 000



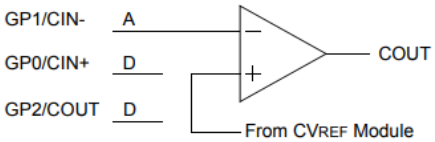
Comparator Off (Lowest power)
CM2:CM0 = 111



Comparator without Output
CM2:CM0 = 010



Comparator w/o Output and with Internal Reference
CM2:CM0 = 100



3 - Hardware do Microcontrolador

3.3. Registradores do PIC12F675

e) ADCON (1FH) – apresenta o estado do conversor A/D.

REGISTER 7-1: ADCON0: A/D CONTROL REGISTER (ADDRESS: 1Fh)

R/W-0	R/W-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0
ADFM	VCFG	—	—	CHS1	CHS0	GO/$\overline{\text{DONE}}$	ADON
bit 7							bit 0

3 - Hardware do Microcontrolador

3.3. Registradores do PIC12F675

REGISTER 7-1: ADCON0: A/D CONTROL REGISTER (ADDRESS: 1Fh)

R/W-0	R/W-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0
ADFM	VCFG	—	—	CHS1	CHS0	GO/$\overline{\text{DONE}}$	ADON
bit 7							bit 0

bit 7 **ADFM:** A/D Result Formed Select bit
1 = Right justified
0 = Left justified

bit 6 **VCFG:** Voltage Reference bit
1 = V_{REF} pin
0 = V_{DD}

bit 5-4 **Unimplemented**: Read as '0'

3 - Hardware do Microcontrolador

3.3. Registradores do PIC12F675

REGISTER 7-1: ADCON0: A/D CONTROL REGISTER (ADDRESS: 1Fh)

R/W-0	R/W-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0
ADFM	VCFG	—	—	CHS1	CHS0	GO/$\overline{\text{DONE}}$	ADON
bit 7							bit 0

bit 3-2 **CHS1:CHS0:** Analog Channel Select bits

00 = Channel 00 (AN0)
01 = Channel 01 (AN1)
10 = Channel 02 (AN2)
11 = Channel 03 (AN3)

3 - Hardware do Microcontrolador

3.3. Registradores do PIC12F675

REGISTER 7-1: ADCON0: A/D CONTROL REGISTER (ADDRESS: 1Fh)

R/W-0	R/W-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0
ADFM	VCFG	—	—	CHS1	CHS0	GO/$\overline{\text{DONE}}$	ADON
bit 7							bit 0

bit 1 **GO/$\overline{\text{DONE}}$:** A/D Conversion Status bit

1 = A/D conversion cycle in progress. Setting this bit starts an A/D conversion cycle. This bit is automatically cleared by hardware when the A/D conversion has completed.

0 = A/D conversion completed/not in progress

bit 0 **ADON:** A/D Conversion Status bit

1 = A/D converter module is operating

0 = A/D converter is shut-off and consumes no operating current

3 - Hardware do Microcontrolador

3.3. Registradores do PIC12F675

f) TRISIO (85H) – define se os pinos de entrada/saída atuarão como entrada ou como saída (individualmente).

REGISTER 3-2: TRISIO: GPIO TRI-STATE REGISTER (ADDRESS: 85h)

U-0	U-0	R/W-1	R/W-1	R-1	R/W-1	R/W-1	R/W-1
—	—	TRISIO5	TRISIO4	TRISIO3	TRISIO2	TRISIO1	TRISIO0
bit 7							bit 0

3 - Hardware do Microcontrolador

3.3. Registradores do PIC12F675

REGISTER 3-2: TRISIO: GPIO TRI-STATE REGISTER (ADDRESS: 85h)

U-0	U-0	R/W-1	R/W-1	R-1	R/W-1	R/W-1	R/W-1
—	—	TRISIO5	TRISIO4	TRISIO3	TRISIO2	TRISIO1	TRISIO0
bit 7							bit 0

bit 7-6 **Unimplemented**: Read as '0'

bit 5-0 **TRISIO<5:0>**: General Purpose I/O Tri-State Control bit

1 = GPIO pin configured as an input (tri-stated)

0 = GPIO pin configured as an output

Note: TRISIO<3> always reads '1'.

3 - Hardware do Microcontrolador

3.3. Registradores do PIC12F675

g) ANSEL (9FH) – seleciona o estado de cada um dos pinos de entrada/saída quanto à sua operação como pino analógico ou digital.

REGISTER 7-2: ANSEL: ANALOG SELECT REGISTER (ADDRESS: 9Fh)

U-0	R/W-0	R/W-0	R/W-0	R/W-1	R/W-1	R/W-1	R/W-1
—	ADCS2	ADCS1	ADCS0	ANS3	ANS2	ANS1	ANS0
bit 7							bit 0

3 - Hardware do Microcontrolador

3.3. Registradores do PIC12F675

REGISTER 7-2: ANSEL: ANALOG SELECT REGISTER (ADDRESS: 9Fh)

U-0	R/W-0	R/W-0	R/W-0	R/W-1	R/W-1	R/W-1	R/W-1
—	ADCS2	ADCS1	ADCS0	ANS3	ANS2	ANS1	ANS0
bit 7							bit 0

bit 7 **Unimplemented:** Read as '0'

bit 6-4 **ADCS<2:0>:** A/D Conversion Clock Select bits

000 = Fosc/2
001 = Fosc/8
010 = Fosc/32
x11 = FRC (clock derived from a dedicated internal oscillator = 500 kHz max)
100 = Fosc/4
101 = Fosc/16
110 = Fosc/64

3 - Hardware do Microcontrolador

3.3. Registradores do PIC12F675

REGISTER 7-2: ANSEL: ANALOG SELECT REGISTER (ADDRESS: 9Fh)

U-0	R/W-0	R/W-0	R/W-0	R/W-1	R/W-1	R/W-1	R/W-1
—	ADCS2	ADCS1	ADCS0	ANS3	ANS2	ANS1	ANS0
bit 7							bit 0

bit 3-0 **ANS3:ANS0:** Analog Select bits

(Between analog or digital function on pins AN<3:0>, respectively.)

1 = Analog input; pin is assigned as analog input(1)

0 = Digital I/O; pin is assigned to port or special function

3 - Hardware do Microcontrolador

3.3. Registradores do PIC12F675

SPECIAL FUNCTION REGISTERS SUMMARY

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Value on POR, BOD	Page
Bank 0											
00h	INDF(1)	Addressing this Location uses Contents of FSR to Address Data Memory								0000 0000	20,61
01h	TMR0	Timer0 Module's Register								xxxx xxxx	29
02h	PCL	Program Counter's (PC) Least Significant Byte								0000 0000	19
03h	STATUS	IRP(2)	RP1(2)	RP0	$\overline{TO}$	$\overline{PD}$	Z	DC	C	0001 1xxx	14
04h	FSR	Indirect Data Memory Address Pointer								xxxx xxxx	20
05h	GPIO	—	—	GPIO5	GPIO4	GPIO3	GPIO2	GPIO1	GPIO0	--xx xxxx	21
06h	—	Unimplemented								—	—
07h	—	Unimplemented								—	—
08h	—	Unimplemented								—	—
09h	—	Unimplemented								—	—
0Ah	PCLATH	—	—	—	Write Buffer for Upper 5 bits of Program Counter					---0 0000	19
0Bh	INTCON	GIE	PEIE	T0IE	INTE	GPIE	T0IF	INTF	GPIF	0000 0000	15
0Ch	PIR1	EEIF	ADIF	—	—	CMIF	—	—	TMR1IF	00-- 0--0	17
0Dh	—	Unimplemented								—	—
0Eh	TMR1L	Holding Register for the Least Significant Byte of the 16-bit Timer1								xxxx xxxx	32
0Fh	TMR1H	Holding Register for the Most Significant Byte of the 16-bit Timer1								xxxx xxxx	32
10h	T1CON	—	TMR1GE	T1CKPS1	T1CKPS0	T1OSCEN	$\overline{T1SYNC}$	TMR1CS	TMR1ON	-000 0000	35
11h	—	Unimplemented								—	—
12h	—	Unimplemented								—	—
13h	—	Unimplemented								—	—
14h	—	Unimplemented								—	—
15h	—	Unimplemented								—	—
16h	—	Unimplemented								—	—
17h	—	Unimplemented								—	—
18h	—	Unimplemented								—	—
19h	CMCON	—	COUT	—	CINV	CIS	CM2	CM1	CM0	-0-0 0000	38
1Ah	—	Unimplemented								—	—
1Bh	—	Unimplemented								—	—
1Ch	—	Unimplemented								—	—
1Dh	—	Unimplemented								—	—
1Eh	ADRESH(3)	Most Significant 8 bits of the Left Shifted A/D Result or 2 bits of the Right Shifted Result								xxxx xxxx	44
1Fh	ADCON0(3)	ADFM	VCFG	—	—	CHS1	CHS0	GO/$\overline{DONE}$	ADON	00-- 0000	45,61

SPECIAL FUNCTION REGISTERS SUMMARY (CONTINUED)

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Value on POR, BOD	Page
Bank 1											
80h	INDF(1)	Addressing this Location uses Contents of FSR to Address Data Memory								0000 0000	20,61
81h	OPTION_REG	$\overline{GPPU}$	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0	1111 1111	14,31
82h	PCL	Program Counter's (PC) Least Significant Byte								0000 0000	19
83h	STATUS	IRP(2)	RP1(2)	RP0	$\overline{TO}$	$\overline{PD}$	Z	DC	C	0001 1xxx	14
84h	FSR	Indirect Data Memory Address Pointer								xxxx xxxx	20
85h	TRISIO	—	—	TRISIO5	TRISIO4	TRISIO3	TRISIO2	TRISIO1	TRISIO0	--11 1111	21
86h	—	Unimplemented								—	—
87h	—	Unimplemented								—	—
88h	—	Unimplemented								—	—
89h	—	Unimplemented								—	—
8Ah	PCLATH	—	—	—	Write Buffer for Upper 5 bits of Program Counter					---0 0000	19
8Bh	INTCON	GIE	PEIE	T0IE	INTE	GPIE	T0IF	INTF	GPIF	0000 0000	15
8Ch	PIE1	EEIE	ADIE	—	—	CMIE	—	—	TMR1IE	00-- 0--0	16
8Dh	—	Unimplemented								—	—
8Eh	PCON	—	—	—	—	—	—	$\overline{POR}$	$\overline{BOD}$	---- --0x	18
8Fh	—	Unimplemented								—	—
90h	OSCCAL	CAL5	CAL4	CAL3	CAL2	CAL1	CAL0	—	—	1000 00--	18
91h	—	Unimplemented								—	—
92h	—	Unimplemented								—	—
93h	—	Unimplemented								—	—
94h	—	Unimplemented								—	—
95h	WPU	—	—	WPU5	WPU4	—	WPU2	WPU1	WPU0	--11 -111	21
96h	IOC	—	—	IOC5	IOC4	IOC3	IOC2	IOC1	IOC0	--00 0000	23
97h	—	Unimplemented								—	—
98h	—	Unimplemented								—	—
99h	VRCON	VREN	—	VRR	—	VR3	VR2	VR1	VR0	0-0- 0000	42
9Ah	EEDATA	Data EEPROM Data Register								0000 0000	49
9Bh	EEADR	—	Data EEPROM Address Register							-000 0000	49
9Ch	EECON1	—	—	—	—	WRERR	WREN	WR	RD	---- x000	50
9Dh	EECON2(1)	EEPROM Control Register 2								---- ----	50
9Eh	ADRESL(3)	Least Significant 2 bits of the Left Shifted A/D Result of 8 bits or the Right Shifted Result								xxxx xxxx	44
9Fh	ANSEL(3)	—	ADCS2	ADCS1	ADCS0	ANS3	ANS2	ANS1	ANS0	-000 1111	46,61

3 - Hardware do Microcontrolador

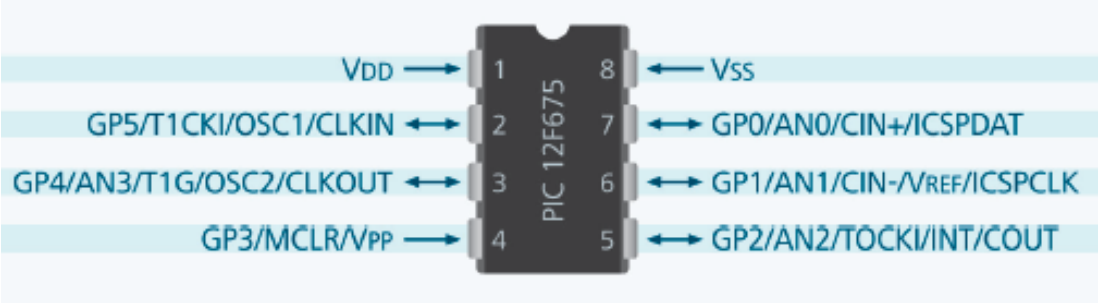
3.3. Registradores do PIC12F675

SPECIAL FUNCTION REGISTERS SUMMARY

Address	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	Value on POR, BOD	Page
Bank 0											
00h	INDF(1)	Addressing this Location uses Contents of FSR to Address Data Memory								0000 0000	20,61
01h	TMR0	Timer0 Module's Register								xxxx xxxx	29
02h	PCL	Program Counter's (PC) Least Significant Byte								0000 0000	19
03h	STATUS	IRP(2)	RP1(2)	RP0	$\overline{TO}$	$\overline{PD}$	Z	DC	C	0001 1xxx	14
04h	FSR	Indirect Data Memory Address Pointer								xxxx xxxx	20
05h	GPIO	—	—	GPIO5	GPIO4	GPIO3	GPIO2	GPIO1	GPIO0	--xx xxxx	21
0Ah	PCLATH	—	—	—	Write Buffer for Upper 5 bits of Program Counter					---0 0000	19
0Bh	INTCON	GIE	PEIE	T0IE	INTE	GPIE	T0IF	INTF	GPIF	0000 0000	15
0Ch	PIR1	EEIF	ADIF	—	—	CMIF	—	—	TMR1IF	00-- 0--0	17

3 - Hardware do Microcontrolador

3.4. Pinos de I/O do PIC12F675

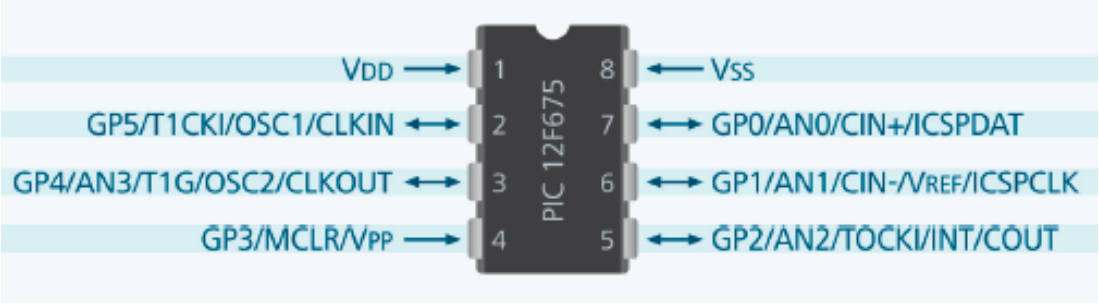


O PIC12F675 possui seis pinos de I/O.

a) **Pino 7 – GP0** – entrada ou saída, analógica ou digital, configurado nos registradores TRISIO e ANSEL, respectivamente.

3 - Hardware do Microcontrolador

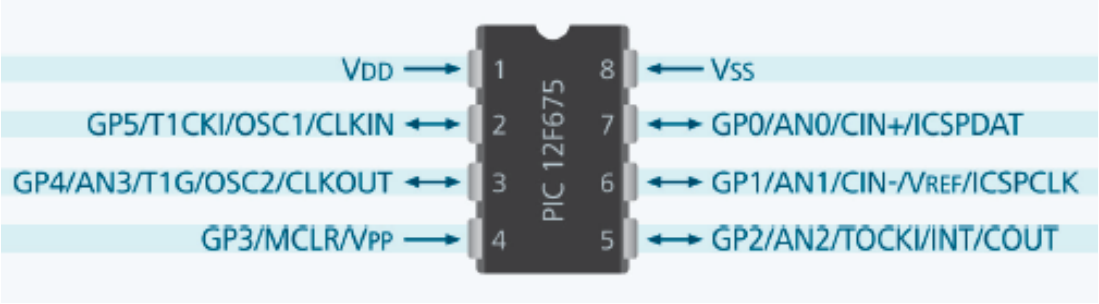
3.4. Pinos de I/O do PIC12F675



b) Pino 6 – GP1 – entrada ou saída, analógica ou digital, configurado nos registradores TRISIO e ANSEL, respectivamente.

3 - Hardware do Microcontrolador

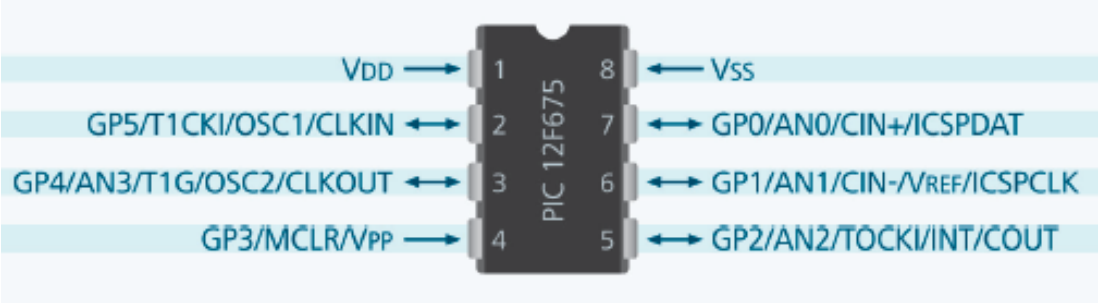
3.4. Pinos de I/O do PIC12F675



c) Pino 5 – GP2 – entrada ou saída, analógica ou digital, configurado nos registradores TRISIO e ANSEL, respectivamente.

3 - Hardware do Microcontrolador

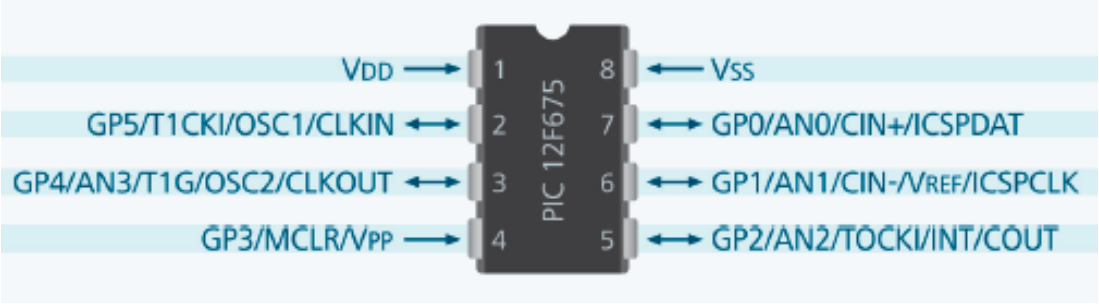
3.4. Pinos de I/O do PIC12F675



d) Pino 4 – GP3 – apenas entrada digital, configurado no registradore TRISIO.

3 - Hardware do Microcontrolador

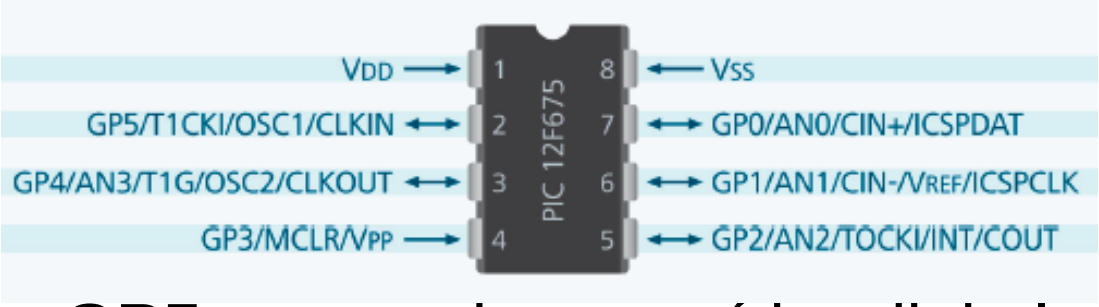
3.4. Pinos de I/O do PIC12F675



e) Pino 3 – **GP4** – entrada ou saída, analógica ou digital, configurado nos registradores TRISIO e ANSEL, respectivamente.

3 - Hardware do Microcontrolador

3.4. Pinos de I/O do PIC12F675



f) Pino 2 – GP5 – entrada ou saída, digital, configurado no registrador TRISIO.

Os pinos 1 e 8 são utilizados para alimentação positiva e terra, respectivamente.

3 - Hardware do Microcontrolador

3.5. Temporizadores do PIC12F675

Os temporizadores têm ampla aplicação, pois permitem a marcação precisa de intervalos de tempo. O PIC12F675 possui dois temporizadores: um de 8 bits (timer 0) e um de 16 bits (timer 1).

3 - Hardware do Microcontrolador

3.5. Temporizadores do PIC12F675

O timer 0 conta de 0 a 255 (8 bits) e o timer 1 conta de 0 a 65535 (16 bits). Sempre que o timer atingir sua contagem máxima e nós adicionarmos mais uma unidade, ele retornará a zero; quando isso acontece, falamos que houve um estouro ou transbordamento do timer.

3 - Hardware do Microcontrolador

3.5. Temporizadores do PIC12F675

Neste momento, a interrupção associada ao timer é acionada, caso a mesma esteja habilitada.

3 - Hardware do Microcontrolador

3.5. Temporizadores do PIC12F675

Como cada incremento do timer gasta, exatamente, um ciclo de máquina, é possível inicializar o timer com o valor adequado a fim de produzir a contagem de tempo que se deseja.

3 - Hardware do Microcontrolador

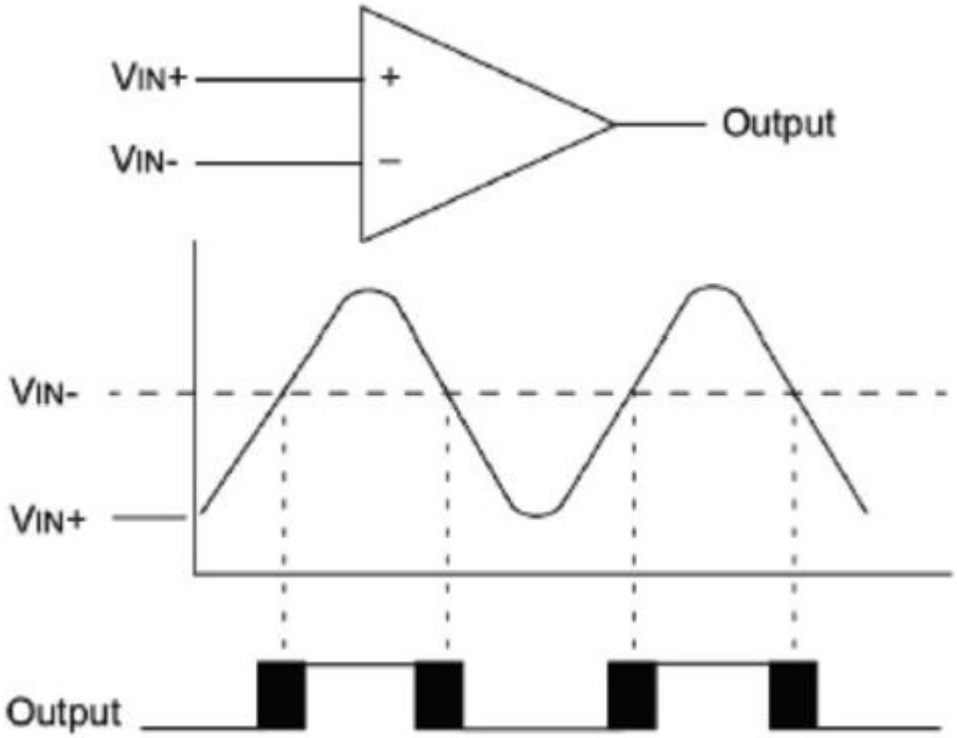
3.5. Temporizadores do PIC12F675

Por exemplo, se desejarmos contar 100 µs, podemos inicializar o timer 0 com 156 (256 - 100) para um ciclo de máquina de 1 µs. Quando o timer 0 atingir 255 e tentar passar para 256, ele retornará a zero e terá se passado exatamente 100 incrementos de 1 µs, totalizando 100 µs.

3 - Hardware do Microcontrolador

3.6. Comparadores do PIC12F675

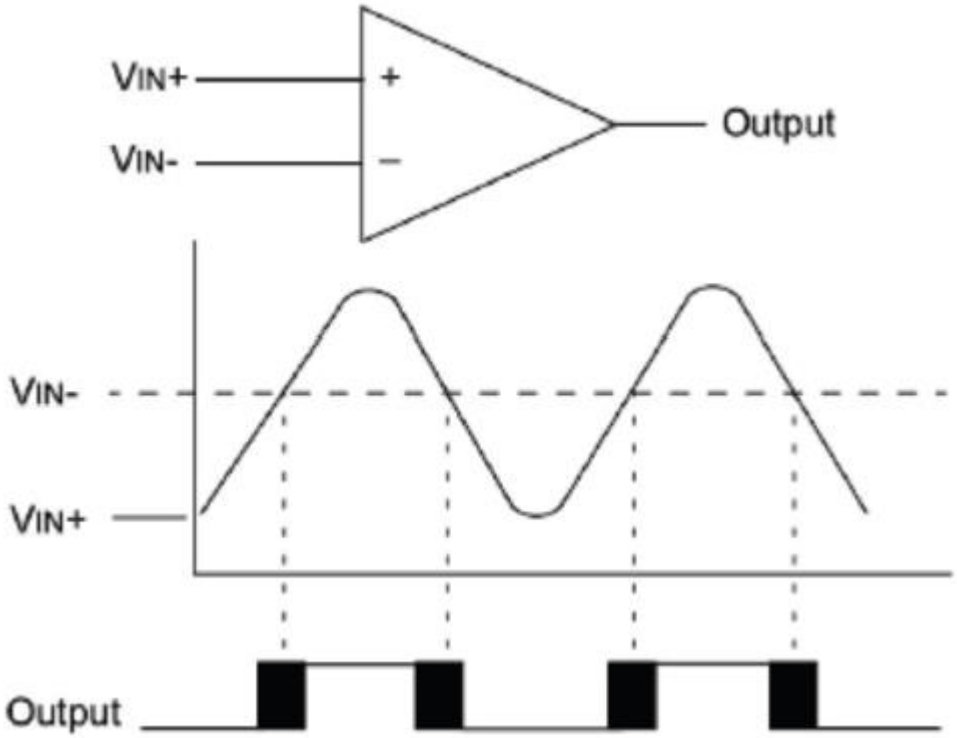
O módulo comparador consiste em um circuito de comparador analógico que pode ter suas entradas e sua saída acessadas pelos pinos do PIC.



3 - Hardware do Microcontrolador

3.6. Comparadores do PIC12F675

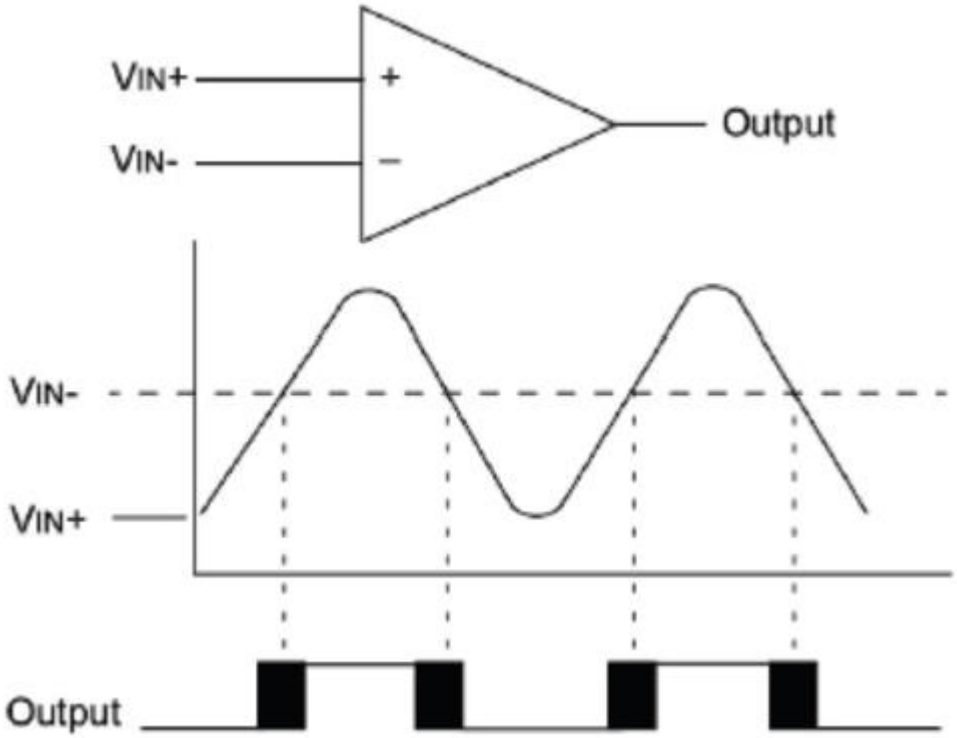
É controlado pelo registrador CMCON que permite desligar ou ligar os pinos do comparador aos pinos externos do PIC (5, 6 e 7).



3 - Hardware do Microcontrolador

3.6. Comparadores do PIC12F675

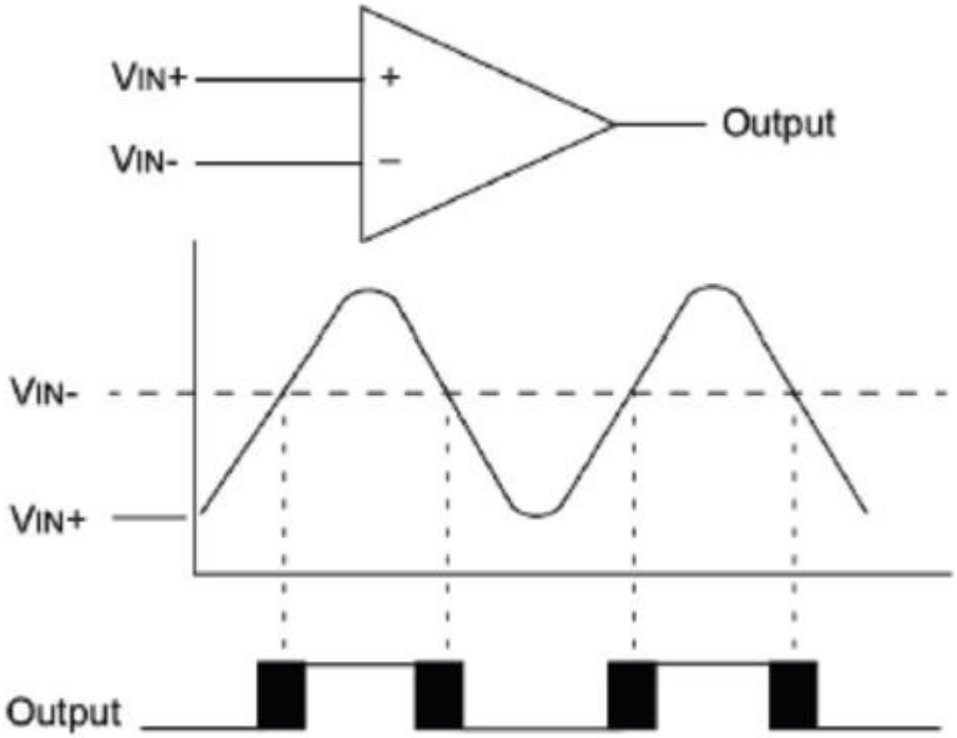
A saída do comparador vai ao nível alto sempre que o valor da entrada não inversora for maior que o valor da entrada inversora.



3 - Hardware do Microcontrolador

3.6. Comparadores do PIC12F675

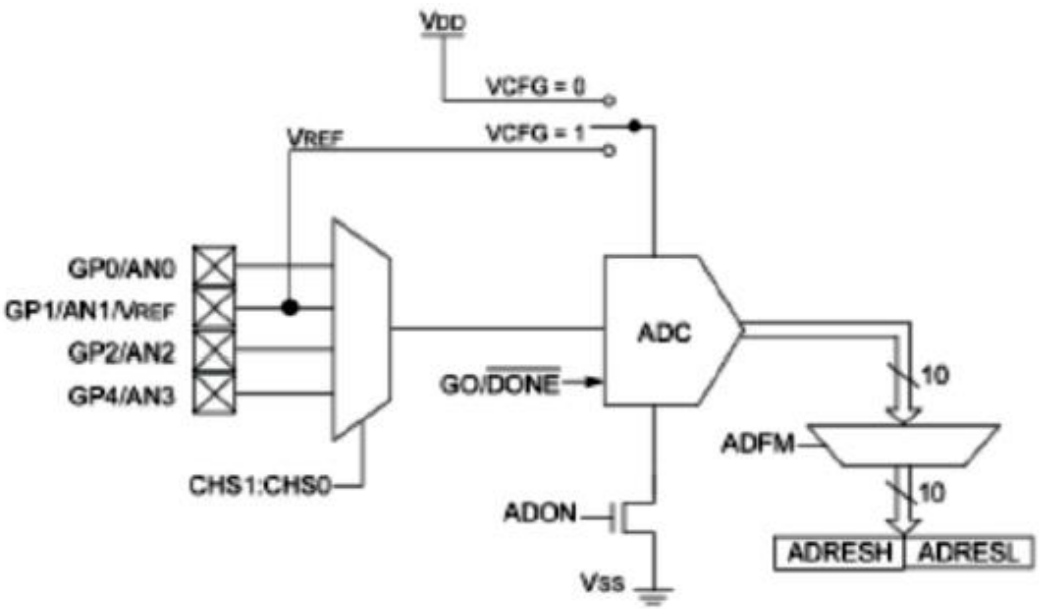
Através do registrador VRCON podemos ajustar o nível de tensão de referência a ser aplicada à entrada inversora do comparador.



3 - Hardware do Microcontrolador

3.7. Conversor A/D do PIC12F675

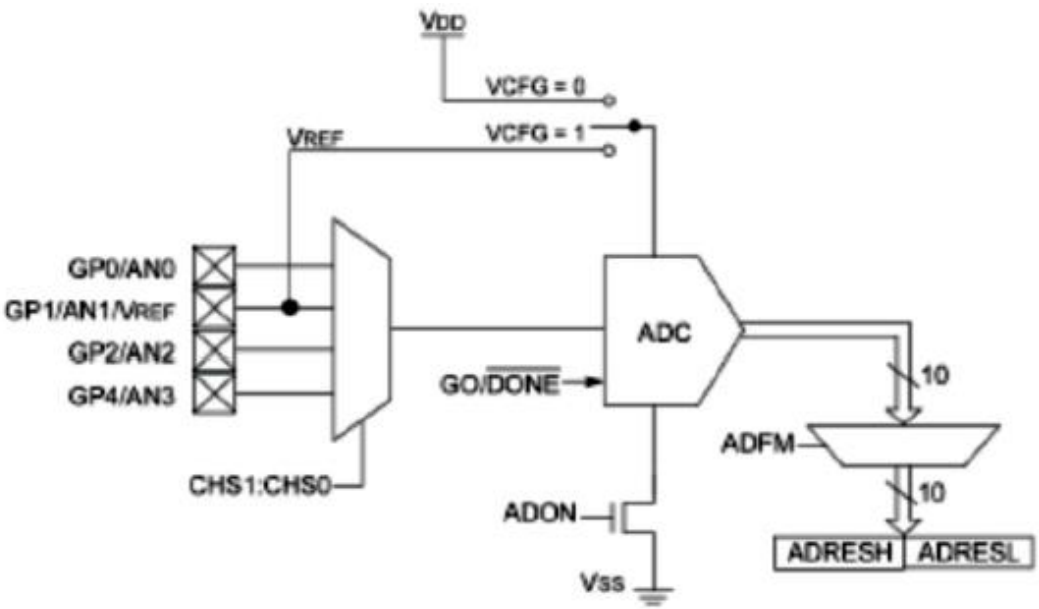
O conversor analógico-digital (A/D) efetua a conversão de um sinal analógico para a sua representação digital de 10 *bits.*



3 - Hardware do Microcontrolador

3.7. Conversor A/D do PIC12F675

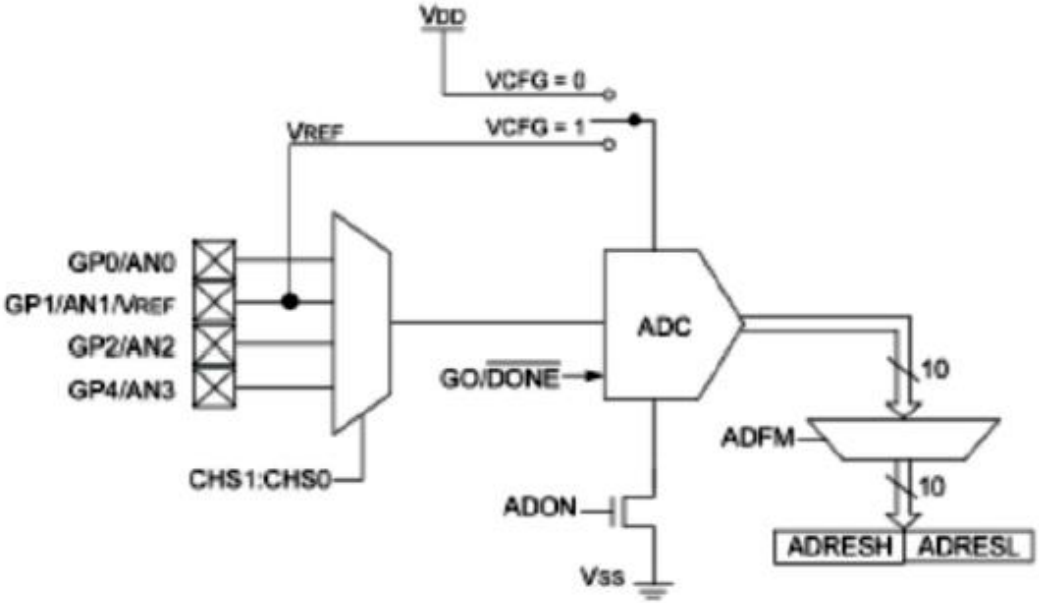
O PIC12F675 possui quatro entradas analógicas (GP0 a GP3) que são multiplexadas para um circuito de amostragem e retenção conforme figura ao lado.



3 - Hardware do Microcontrolador

3.7. Conversor A/D do PIC12F675

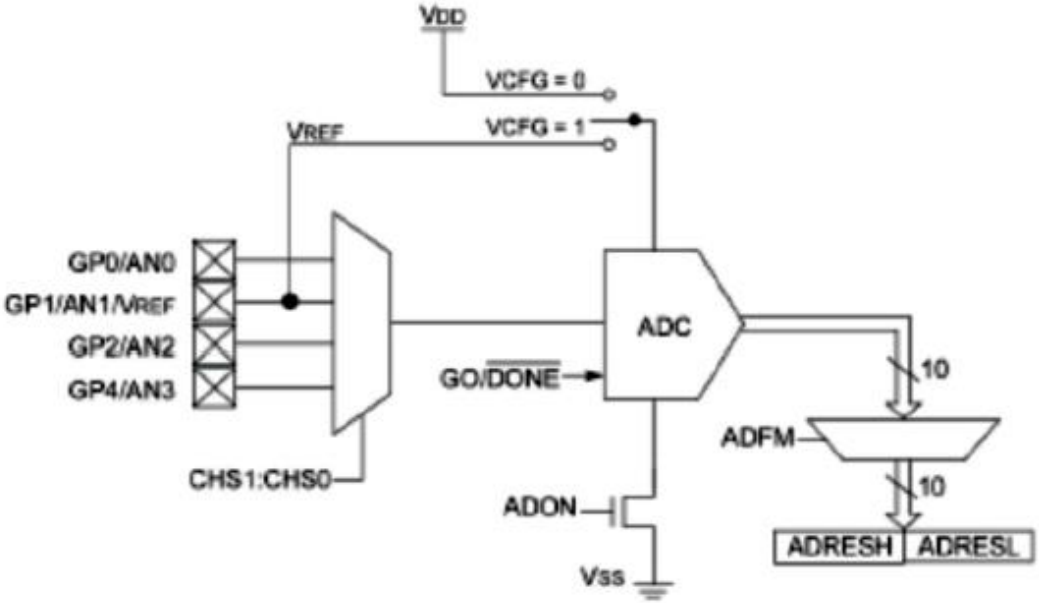
A saída do circuito de amostragem e retenção é ligado à entrada do conversor A/D de 10 *bits.*



3 - Hardware do Microcontrolador

3.7. Conversor A/D do PIC12F675

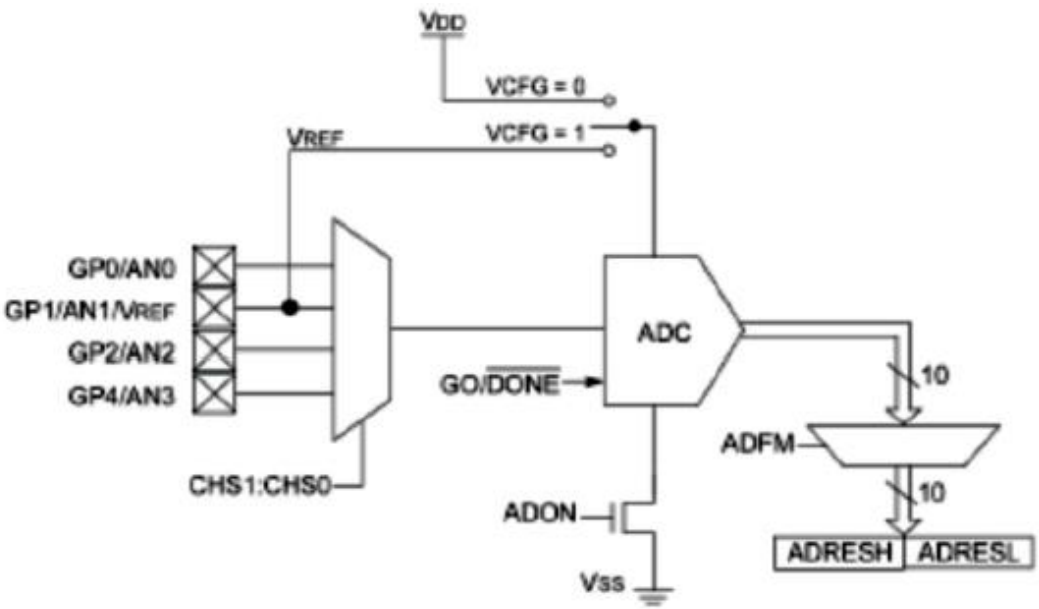
O conversor A/D gera um resultado binário através de um processo de aproximação sucessiva e armazena o resultado em um registrador de 10 *bits.*



3 - Hardware do Microcontrolador

3.7. Conversor A/D do PIC12F675

A tensão de referência utilizada pelo conversor pode ser selecionada por *software, entre a tensão de alimentação ou a tensão aplicada ao pino "Vref".*



Atividade Assíncrona

1. Quantos conversores A/D existem no PIC12F675?

2. Quais pinos do PIC12F675 podem ser utilizados como entrada de conversão A/D?

3. Qual é o registrador utilizado para definir se um pino é de entrada ou de saída no PIC12F675?

4. Qual é o registrador utilizado para ativar/desativar as interrupções no PIC12F675?

5. Quantos e quais os temporizadores do PIC12F675?

6. O que acontece quando a contagem de um *timer atinge o seu limite?*

7. Qual deve ser o valor inicial de um *timer de 16 bits para contar o intervalo* de tempo de 1 ms com ciclo de máquina de 1 μs?

Bibliografia Básica

MIYADAIRA, A. N. *Microcontroladores PIC18: aprenda e programe em Linguagem C* Ed. Érica, 1ª Ed., 2009, São Paulo.

LUZ, C. E. S. *Programando Microcontroladores PIC em Linguagem C com base no PIC4520*. Ed. Ensino Profissional, 2011, São Paulo.

SILVA, R. A. *Programando Microcontroladores PIC*. Ed. Ensino Profissional, 2011, São Paulo.

PEREIRA, F. *Microcontroladores PIC – Programação em C*. Érica: São Paulo, 2003.

Bibliografia Complementar

TAUB, H.. Circuitos Digitais e Microprocessadores. McGraw Hill do Brasil, 1984.

ZILLER, Roberto M. *Microprocessadores: Conceitos Importantes*. Edição do Autor, 2000.

DALTRINI, Beatriz M., JINO, M., MAGALHÃES, L. P.. *Introdução à Computação Digital*. Makron Books, 1999.